

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2005 年 5 月 12 日 (12.05.2005)

PCT

(10) 国際公開番号  
WO 2005/043744 A1

(51) 国際特許分類<sup>7</sup>: H03C 3/00, H03D 7/02

(21) 国際出願番号: PCT/JP2003/013947

(22) 国際出願日: 2003 年 10 月 30 日 (30.10.2003)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人 (米国を除く全ての指定国について): 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目 2 番 3 号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 川上 憲司 (KAWAKAMI, Kenji) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP). 濱野 聡 (HAMANO, Satoshi) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP). 上原 直久 (UEHARA, Naohisa) [JP/JP]; 〒100-8310 東京都千代田区

丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP). 小野 政好 (ONO, Masayoshi) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP). 津留 正臣 (TSURU, Masaomi) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP).

(74) 代理人: 田澤 博昭, 外 (TAZAWA, Hiroaki et al.); 〒100-0013 東京都千代田区霞が関三丁目 7 番 1 号 大東ビル 7 階 Tokyo (JP).

(81) 指定国 (国内): JP, US.

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

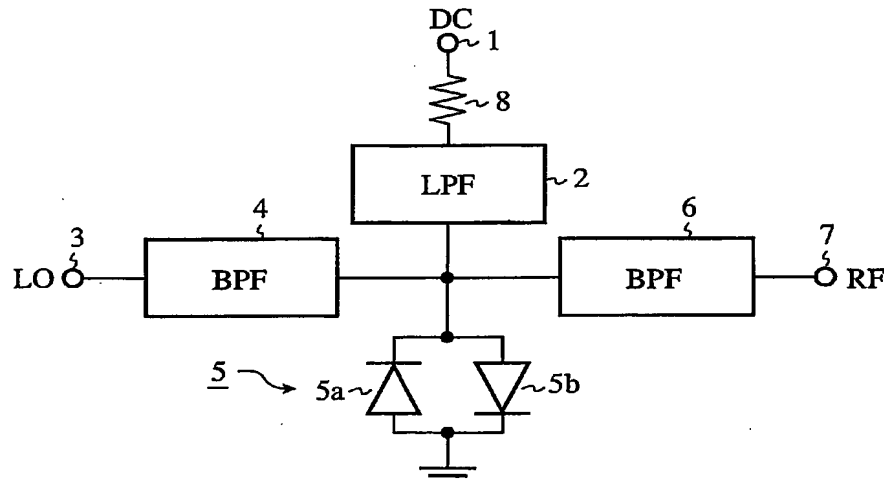
添付公開書類:

— 国際調査報告書

2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: PULSE MODULATION CIRCUIT

(54) 発明の名称: パルス変調回路



(57) Abstract: A resistor (8) divides a voltage being applied to an anti-parallel diode pair (5) for mixing a DC pulse signal and a local oscillation signal LO. A ratio between ON-state output power and OFF-state output power of an RF pulse signal being delivered to an RF pulse output terminal (7) can be set to be large.

(57) 要約: DC パルス信号と局部発振信号 LO を混合するアンチパラレルダイオードペア 5 に印加される電圧を分圧する抵抗 8 を設置する。これにより、RF パルス出力端子 7 に出力する RF パルス信号の ON 時の出力電力と OFF 時の出力電力の比を大きく取ることができる。